

Orientierungsvorlesung

Vertiefungsrichtung Rechnerarchitektur

Informatik 3
(Lehrstuhl für Rechnerarchitektur)
Prof. Dietmar Fey

D. Fey

Orientierungs-
vorlesung

Vertiefung
Rechnerarchi-
tektur

5.12.2012

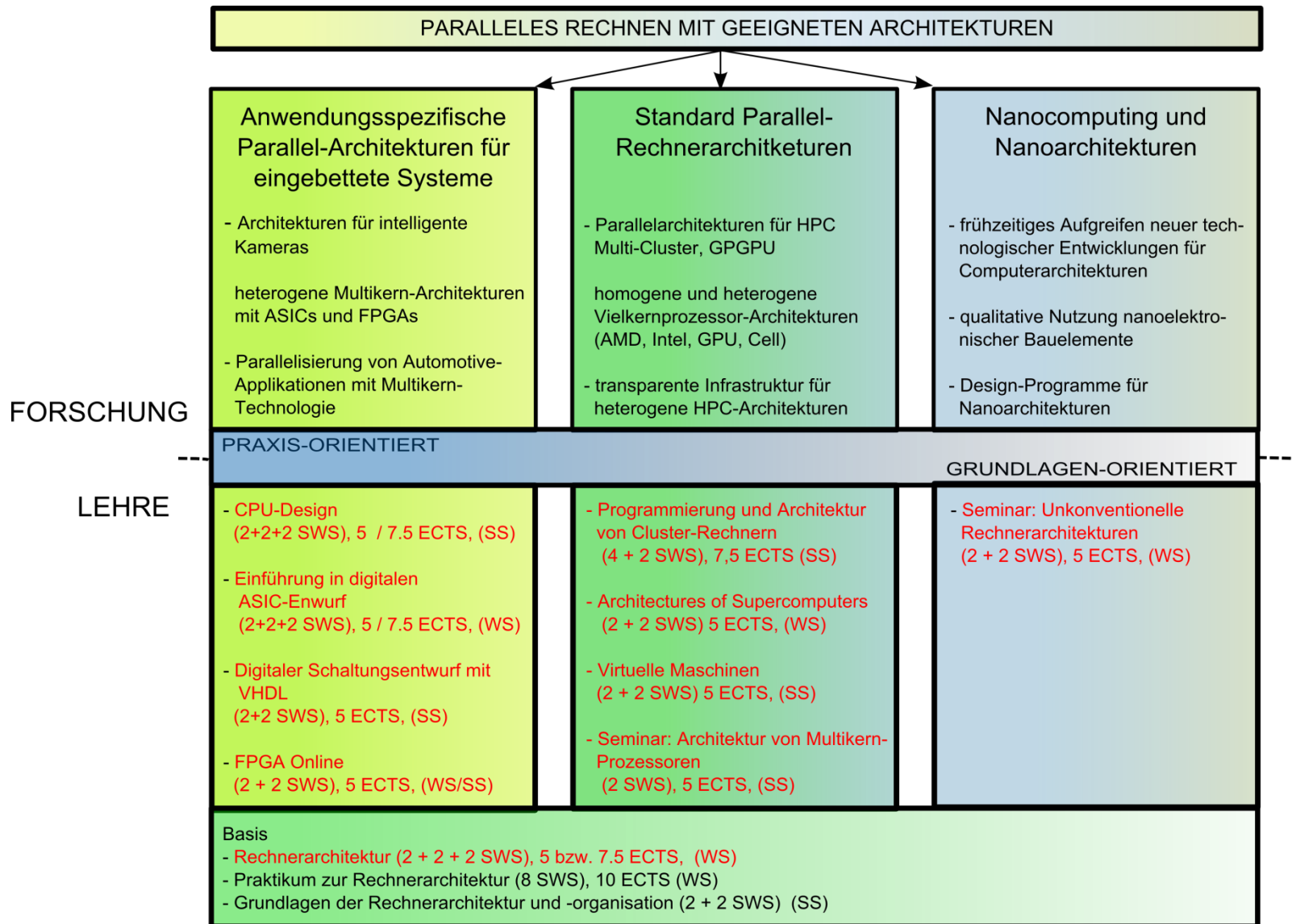
Universität
Erlangen-
Nürnberg

Lehrstuhl
Informatik 3
(Rechner-
architektur)

Ziele der Vertiefungsrichtung RA

- Vertiefen des Verständnis vom Aufbau, Funktionsweise von Rechnern und Prozessoren
- Modellierung und Entwurf von Rechnern und Prozessoren
- Leistungsbewertung
- Erlernen der Prinzipien des parallelen Rechnens
 - ◆ in groß-skalierten Umgebungen
 - Cluster-Rechner, heterogene Cluster (CPU / GPU-Cluster), Grids / Clouds
 - ◆ In klein-skalierten Umgebungen
 - Multikern-Prozessoren, Eingebetteten Systemen

Vorlesungsübersicht



D. Fey

Orientierungsvorlesung

Vertiefung Rechnerarchitektur

5.12.2012

Universität Erlangen-Nürnberg

Lehrstuhl Informatik 3 (Rechnerarchitektur)

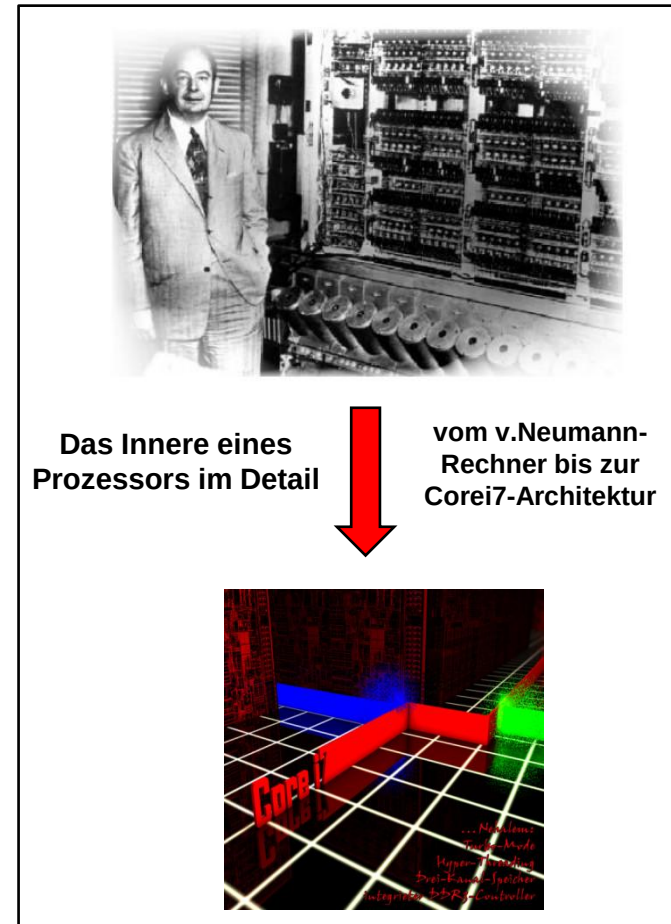
Wahlpflicht-Modul Rechnerarchitektur

■ Rechnerarchitektur

- ◆ 2+2+2 SWS, 5 bzw. 7,5 ECTS, jeweils WS
- ◆ Basis für jeweiligen Themengebiete in RA

◆ Inhalte

- Fortgeschrittene Techniken in heutigen Prozessoren
 - *Cache-Architekturen*
 - *Dynamische Sprungvorhersage*
 - *Pipelineverarbeitung*
- Modellierung von (Multicore)-Prozessoren
- Realisierung in heutigen Prozessoren (Intel, AMD, Nvidia GPU)
- Klassische Parallelrechner
- Eingebettete Prozessoren und Signalprozessoren



Modul Rechnerarchitektur

■ Verstehen der Funktion eines modernen Prozessors

- CISC-/RISC-/Superskalare Prozessorarchitekturen
- Wie funktioniert dynamische Sprungvorhersage?
- Wie funktioniert ein Cache bzw. Hierarchie von Caches?
- Warum gibt es Multikern-Prozessoren?
- Wie ist eine GPGPU aufgebaut?
- Wie arbeiten Parallelrechner?
- Leistungsanalyse von Multikern-Prozessoren, Parallelrechner

■ Erproben der Theorie in Rechnerübung

◆ Cache-Simulatoren

- Ausnutzen von Cache-Effekten in eigenen Programmen

◆ Simulatoren dynamische Sprungvorhersage

◆ Hardware-nahe Multicore-Programmierung

- OpenMP, CUDA, MPI

◆ Entwurf eines kleinen eingebetteten Parallelrechners

- ZPU-Array

Module zum Bereich

Anwendungsspezifische Prozessoren für Eingebettete Systeme

FPGA-, ASIC-Design, Intelligente Sensorik,
Hardwarenahe Programmierung

D. Fey

Orientierungs-
vorlesung

Vertiefung
Rechnerarchi-
tektur

5.12.2012

Universität
Erlangen-
Nürnberg

Lehrstuhl
Informatik 3
(Rechner-
architektur)

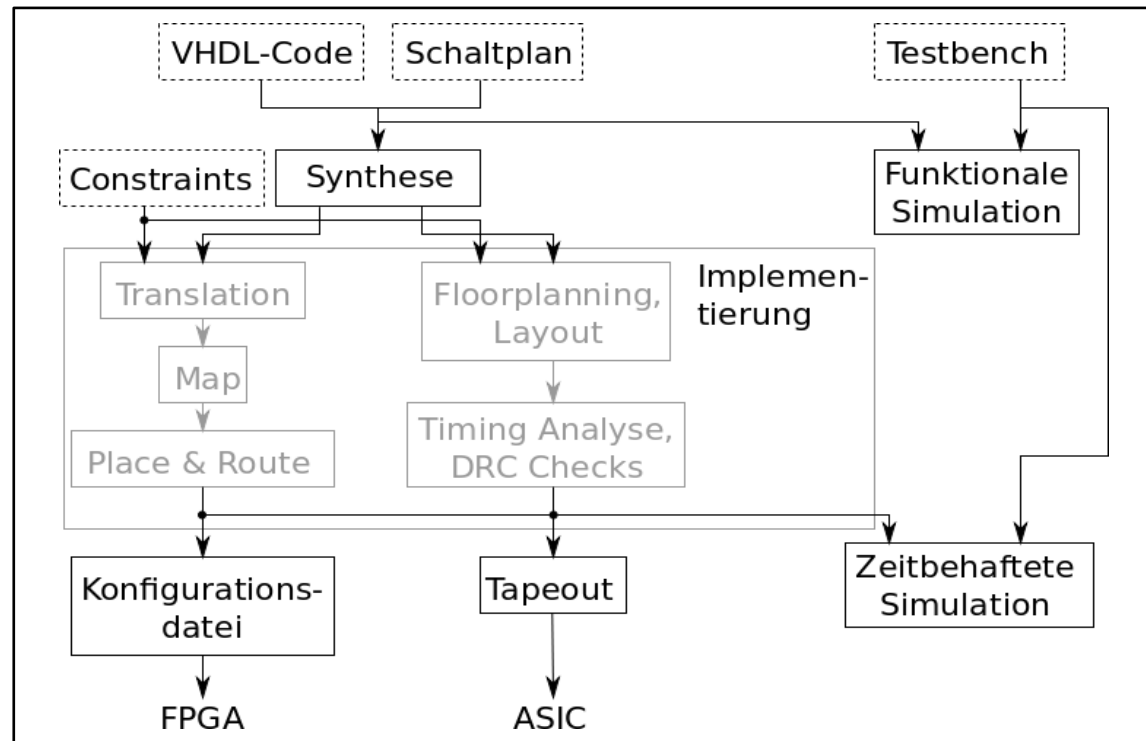
Modul Digitaler Schaltungsentwurf mit VHDL

■ Digitaler Schaltungsentwurf mit VHDL

◆ 2+2 SWS, 5 ECTS, jeweils im SS

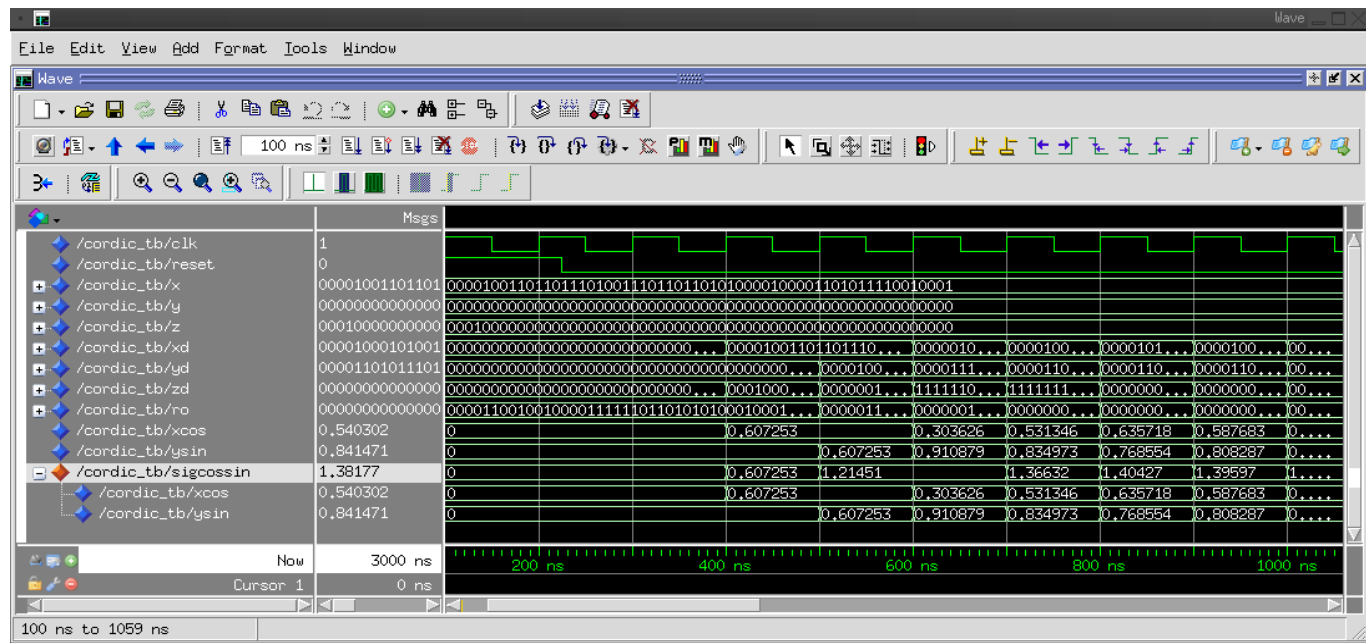
◆ Inhalte

- Hardware-Entwurf in VHDL
- Hardware-Design-Flow (Synthese für ASIC und FPGA)



Modul Digitaler Schaltungsentwurf mit VHDL

- Simulation
 - Synthesefähige VHDL-Beschreibungen
 - Grundsaltungen in VHDL (für ASIC und FPGA)
 - Einführung in Verifikations-Techniken
- ◆ Übungen
- Entwurf eines einfachen Signalprozessors
 - Arbeiten mit Standard-Entwurfswerkzeugen



D. Fey

Orientierungs-
vorlesung

Vertiefung
Rechnerarchi-
tektur

5.12.2012

Universität
Erlangen-
Nürnberg

Lehrstuhl
Informatik 3
(Rechner-
architektur)

Modul Einführung ASIC-Design

■ Einführung in ASIC-Design

◆ 2+2+2 SWS, 5 bzw. 7,5 ECTS, jeweils WS

◆ Von der Architektur-Idee zum **eigenen** Chip

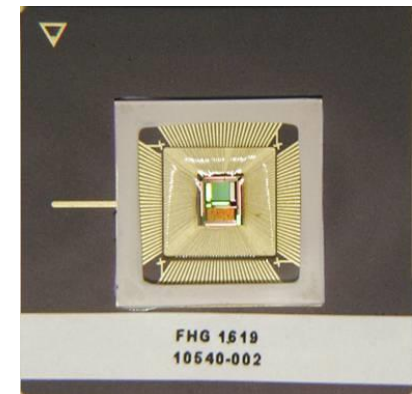
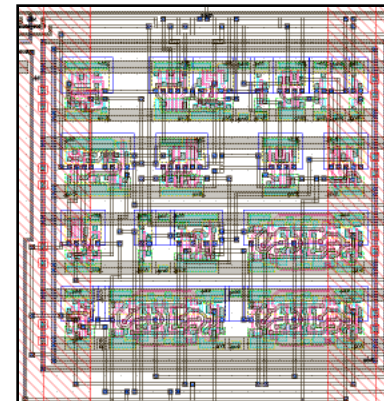
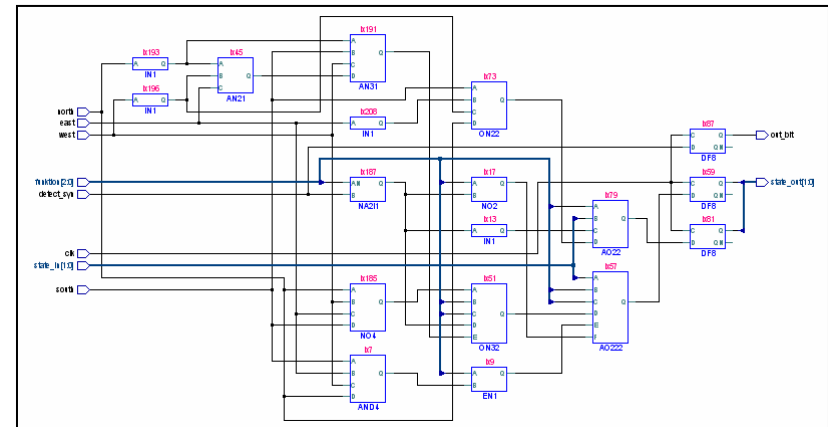
- Entwurf eines CORDIC-DSP

◆ Digitalentwurf aus VHDL-Beschreibung

◆ Aufbau FPGA-Prototyp

◆ Einsatz von gängigen Designwerkzeugen

- CADENCE, Synopsys



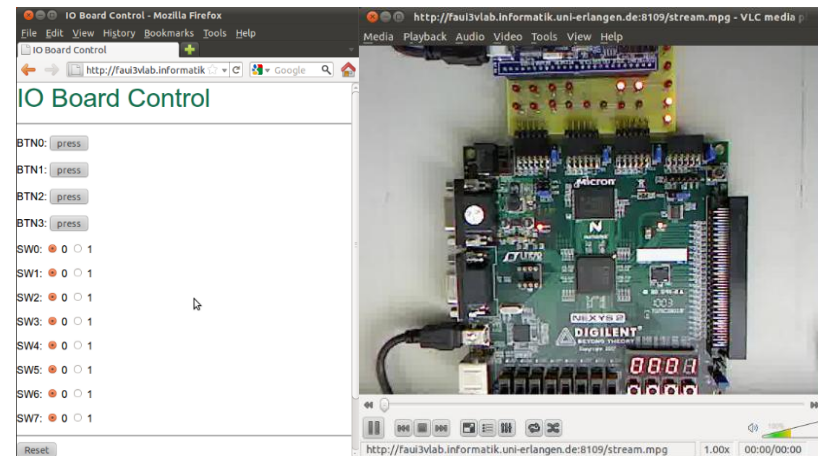
Modul FPGA-Online

■ FPGA-Online

- ◆ 4+2 SWS, 5 ECTS, jeweils SS und WS
- ◆ E-Learning-Kurs der Virtuellen Hochschule Bayern (VHB)
- ◆ Zugriff auf Remote-Labor vom heimischen PC

◆ Inhalt

- Einführung in die FPGA-Technologie
- Einführung in den Hardware-Designflow
- Schaltungs-Spezifikation mit FSMs
- Kommunikation mit externen Komponenten
- Rechenschaltungen



Module zum Bereich

Groß-skaliertes paralleles Rechnen, Standardprozessoren

Cluster, Multi-Cluster, Grids / Clouds und Multikern-Prozessoren, GPGPUs

D. Fey

Orientierungs-
vorlesung

Vertiefung
Rechnerarchi-
tektur

5.12.2012

Universität
Erlangen-
Nürnberg

Lehrstuhl
Informatik 3
(Rechner-
architektur)

Cluster- und Grid Computing

■ Programmierung und Architekturen von Cluster-Rechnern (PACL)

◆ 4+2 SWS, 7,5 ECTS, jeweils SS

◆ Inhalte

- Cluster-/Grid-/Cloud-Computing-Architekturen
- Beispiele für Hochleistungsrechnen mit Clustern und Grids
- Netzwerke in Cluster-Rechnern
- Programmierung von Cluster-Rechnern unter MPI
- Middleware für Cluster-Rechner und Grid-Computing
- Leistungsmaße für paralleles Rechnen

◆ Übung

- Praktische Erprobung am Cluster-Rechner

heterogener einfacher
Multi-Cluster



Verwendbar auch für Vertiefung Programmiersysteme

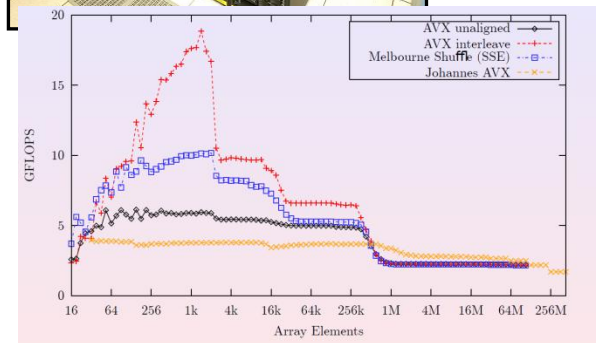
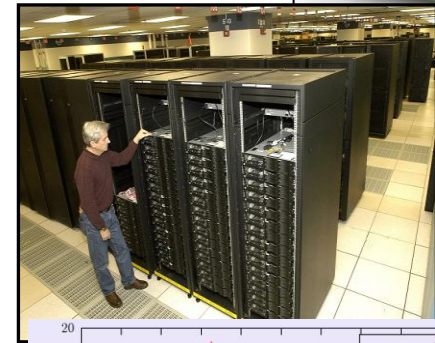
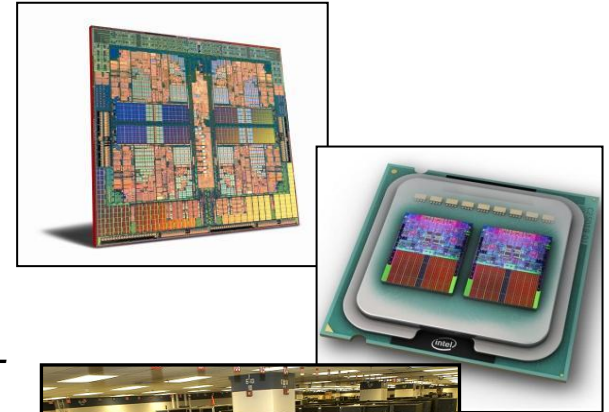
Architektur von Mikroprozessoren

■ Architectures of Supercomputers

- ◆ 2+2 SWS, 5 ECTS, jeweils WS
- ◆ Inhalte
 - Vermittlung fortgeschrittener Prinzipien in der Architektur von Prozessoren (μ Core-CPUs, GPGPU)
 - *hierarchische Sprungvorhersage-Techniken*
 - *Cache-Architekturen*
 - Superrechner-Architekturen

◆ Übung

- Hardwarenahe Programmierung von Multikern-Prozessoren
- Anwendungen rechenintensive Anwendungen aus CS und CE

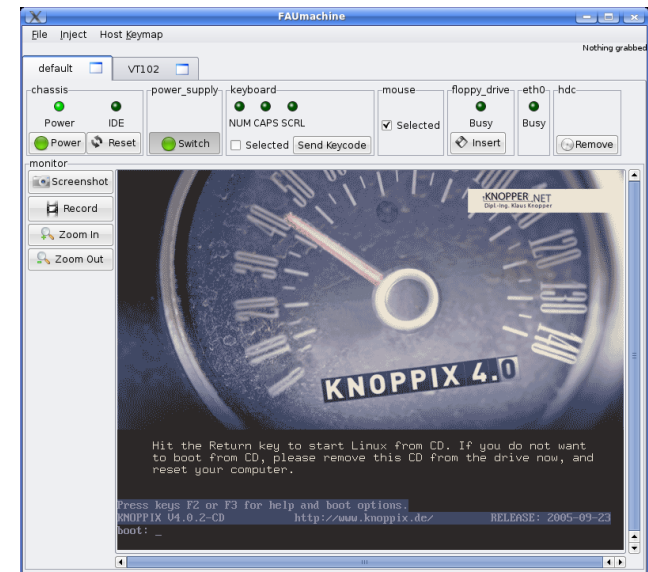


Virtuelle Maschinen

■ Virtuelle Maschinen

- ◆ 2+2 SWS, 5 ECTS, jeweils SS
- ◆ Inhalte
 - Virtualisierungstechniken
 - *Emulation*
 - *Just-In-Time-Compiler*
 - *Para-Virtualisierung*
 - *Bibliotheks-basierte Virtualisierung*
 - *OS-Virtualisierung*
- ◆ Übung
 - Kennenlernen bestehender Virtueller Maschinen
 - Selbständig Virtualisierung von Hardware vornehmen

www.faumachine.org



Unkonventionelles Rechnen

■ Bachelor-Seminar: Architektur von Multikern- und Vielkern-Prozessoren

2 SWS, 5 ECTS, jeweils SS

- ◆ Vorträge:
Vorstellen von neuen
Architekturen
- ◆ Praktische Erprobung:
 - Berechnen von
Anamorphosen auf
verschiedenen
Multikern-Architekturen



D. Fey

Orientierungs-
vorlesung

Vertiefung
Rechnerarchi-
tektur

5.12.2012

Universität
Erlangen-
Nürnberg

Lehrstuhl
Informatik 3
(Rechner-
architektur)

Unkonventionelles Rechnen

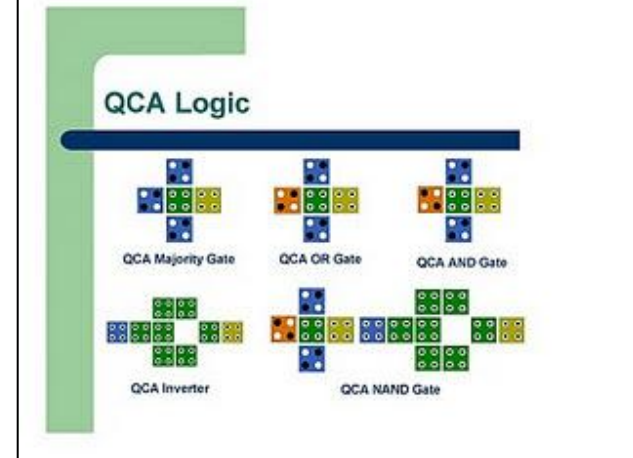
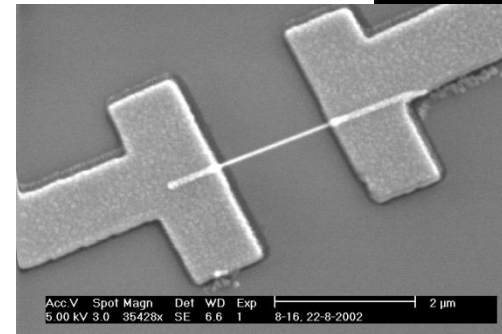
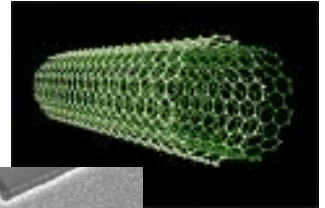
■ Seminar: Unkonventionelles Rechnen

2 SWS, 5 ECTS, jeweils WS

◆ Inhalte

- DNA-Computing
- Quantencomputing
- Spintronik
- Memristoren
- Reversible Logik
- Nanocomputing
 - *CMOL (CMOS molekular)*
- Nanoarchitekturen
 - *Quanten-Zellular-Automaten*
- Dark Silicon
- Unkonventionelle Cluster-Architekturen

<http://qt.tn.tudelft.nl/research/nanowires/set.php>



- Alle Module auch im Master verwendbar
- Module nicht abhängig voneinander